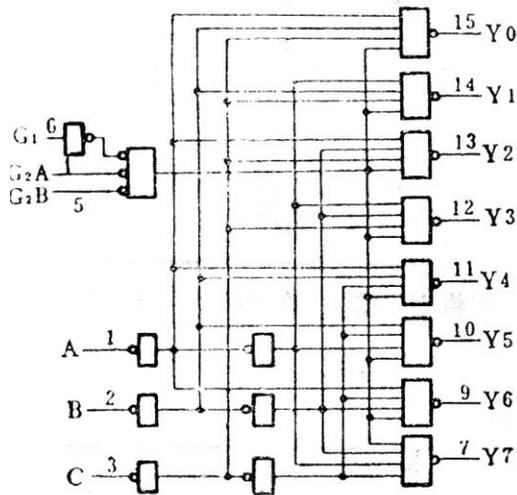


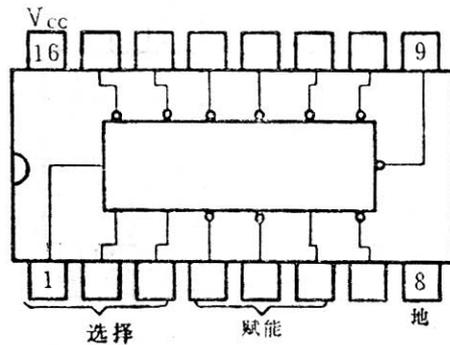
54LS138/74LS138 3线-8线译码器/解调器

典型参数: $t_{pd} = 22ns$ $P_d = 31mw$

逻辑图



外引线排列图



54LS138 / 74LS138功能表

54LS138 / 74LS138 电路特点:

- 专为高速存贮译码和数据传输系统而设计
- 有三个赋能输入，简化了级联与/或数据接收
- 高性能的肖特基钳位技术

输入		输入			输出							
赋能	选择	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
x	H	x	x	x	H	H	HH	H	H	HH		
L		x	x	x	H	H	HH	H	H	HH		
x	HL	L	L	L	L	H	HH	H	H	HH		
H	L	L	L	H	H	L	HH	H	H	HH		
H	L	L	H	L	H	H	LH	H	H	HH		
H	L	L	H	H	H	H	HL	H	H	HH		
H	L	H	L	L	H	H	HH	L	H	HH		
H	L	H	L	H	H	H	HH	H	L	HH		
H	L	H	H	L	H	H	HH	H	H	LH		
H	L	H	H	H	H	H	HH	H	H	HL		

$$- G_2 = G_{2A} + G_{2B}$$

54LS138 / 74LS138 概述

LS138用于高性能的存贮译码或要求传输延迟时间短的数据传输系统，在高性能存贮器系统中，用这种译码器可以提高译码系统的效率。将快速赋能电路用于高速存贮器时，译码器的延迟时间和存贮器的赋能时间通常小于存贮器的典型存取时间，这就是说由肖特基钳位的系统译码器所引起的有效系统延迟可以忽略不计。

LS138按照三位二进制输入码和赋能输入条件，从8个输出端中译出一个低电平输出。两个低电平有效的赋能输入端和一个高电平有效的赋能输入端减少了扩展所需要的外接门。

或倒相器，扩展成24线译码器不需外接门；扩展成32线译码器，只需要接一个外接倒相器。在解调器应用中，赋能输入端可用作数控输入端。

规范表

符号	参数名称	参 数 值			单 位	
		最小	典型	最大		
V _{CC}	电源电压	54	4.5	5	5.5	V
		74	4.75	5	5.25	
I _{OH}	输出高电平电流				-400	μA
I _{OL}	输出低电平电流	54			4	mA
		74			8	
T _A	工作温度	54	-55		125	℃
		74	0		70	

符号	参 数 名 称		参 数 值			单 位	测 试 条 件
			最小	典型	最大		
V _{IH}	输入高电平		2			V	
V _{IL}	输入低电平	54LS138			0.7	V	
		74LS138			0.8		
V _{CD}	输入钳位电压				-1.5	V	V _{CC} =最小 I _I =-18mA
V _{OH}	输出高电平	54LS138	2.5	3.4		V	V _{CC} =最小 V _{IH} =2V V _{IL} =最大 I _{OH} =-400 μA
V _{OL}	输出低电平	54, 74	0.25	0.4		V	I _{OL} =4mA V _{CC} =最小 I _{OL} =8mA V _{IL} =最大 V _{IH} =2V
		74LS138	0.35	0.5			
I _I	输入电流 (最大输入电压时)				0.1	mA	V _{CC} =最大 V _I =7V
I _{IH}	输入高电平电流			1.0	20	μA	V _{CC} =最大 V _I =2.7V
I _{IL}	输入低电平电流				-0.4	mA	V _{CC} =最大 V _I =0.4V
I _{OS}	短路输出电流	54LS138	-6		-40	mA	V _{CC} =最大 V _O =0V
		74LS138	-5		-42		
I _{CC}	电源电流			6.3	10	mA	V _{CC} =最大 输出端赋能并开路
t _{PLH}	二进制选择	任一个	2 级	13	20	ns	C _L =15pF R _L =2kΩ
t _{PHL}				27	41		
t _{PLH}				18	27		
t _{PHL}				26	39		
t _{PLH}	赋能	任一个	2 级	12	18	ns	
t _{PHL}				21	32		
t _{PLH}				17	26		
t _{PHL}				25	38		

输入等效电路见附图1 R_{eq}=20kΩ
输出等效电路见附图11 R=250Ω