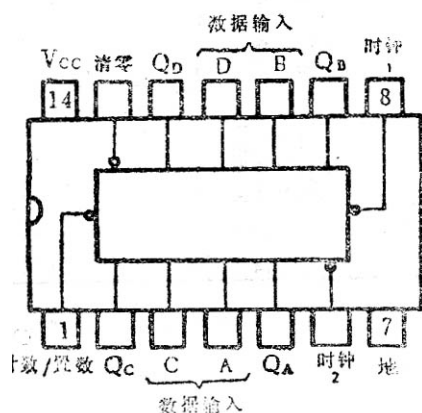


54LS197/74LS197 高速二进制计数器(可预置)

典型参数: $f = 30\text{MHz}$ $P_D = 60\text{mw}$

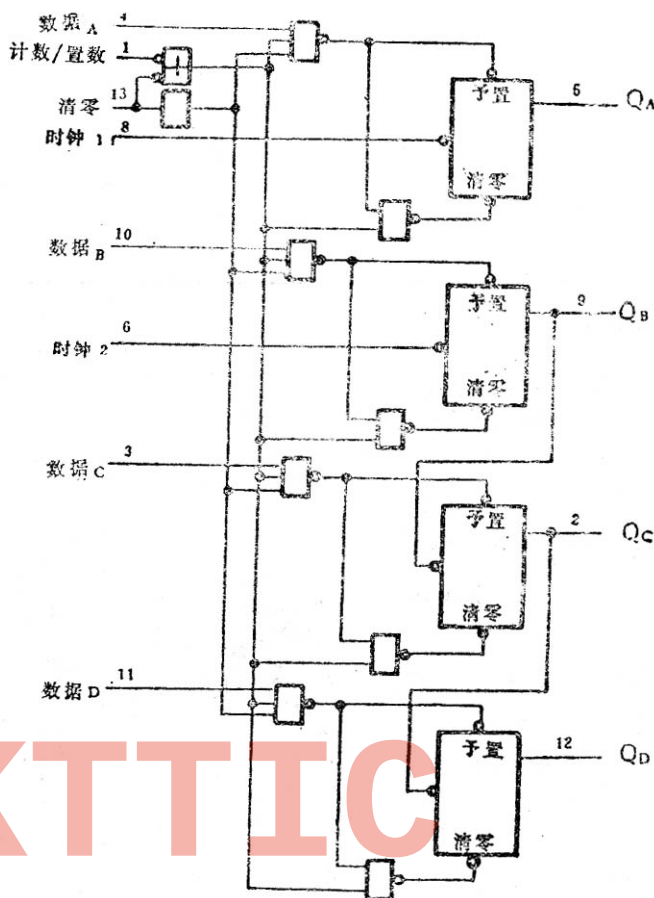
外引线排列图



特点

- 完成二——八进制计数。
- 全可编程序。
- 完全独立的清零输入。
- 输入钳位二极管简化了系统设计。
- 输出QA维持了全扇出能力,另有时钟2的驱动输入。

逻辑图



54LS197 / 74LS197 说明

54LS197 / 74LS197 电路是由 4 个直接耦合的主从触发器所组成,是高速单片集成计数器,它内部已互连成除 2 和除 8 计数器这计数器是全可编程的即把低电平加在计数/置数输入端上并在数据输入端上送入所希望的数据,就可预置输出端为任一状态,输出端将随着独立于时钟状态的数据输入而变化。

当计数器运算时,信息转移到输出端是产生在时钟脉冲的负跃变沿上。这计数器的特点是,不管时钟状态如何,可直接清零,即当清零线取“低”时,所有输出端都置位于“低”。

这计数器通过计数/置数输入端当作选通和在数据输入端上送入数据,亦可被用作 4 位锁存器。输出端在计数/置数为“低”时,将直接跟随着数据输入而改变,但当计数/置数为“高”,且时钟输入不起作用时,则输出将保留不变。

所有输入端都为钳位二极管,它使传输线的效应达到最小,简化了系统设计,本电路同大多数的TTL和DTL 逻辑系列相容。

54LS197 / 74LS197 规范表

符 号	参 数 名 称		参 数 值			单 位
			最小	典型	最大	
V _{CC}	电源电压	54LS197	4.5	5	5.5	V
		74LS197	4.75	5	5.25	
I _{OH}	输出高电平电流				-400	μA
I _{OL}	输出低电平电流	54LS197			4	mA
		74LS197			8	
f _{CK}	时钟频率	时钟1 输入	0		30	MHz
		时钟2 输入	0		15	
t _w	脉冲宽度	时钟1 输入	20			ns
		时钟2 输入	30			
		清零	15			
		置数	20			
t _{su}	输入建立时间	高电平数据	10			ns
		低电平数据	15			
t _h	输入维持时间	高电平数据	20			ns
		低电平数据	20			
t _E	计数赋能时间		30			ns
T _A	工作环境温度	54LS197	-55		125	℃
		74LS197	0		70	

KTTIC

符 号	参 数 名 称		参 数 值			单位	测 试 条 件	
			最小	典型	最大			
V _{IH}	输入高电平电压		2			V		
V _{IL}	输入低电平电压	54LS197			0.7	V		
		74LS197			0.8	V		
V _{CD}	输入钳位电压			-0.65	-1.5	V	V _{CC} =最小 I _I =-18mA	
V _{OH}	输入高电平电压	54LS197	2.5	3.4		V	V _{CC} =最小 V _{IH} =2V V _{IL} =最大 I _{OH} =-400 μA	
		74LS197	2.7	3.4				
V _{OL}	输出低电平电压	54,74		0.25	0.4	V	I _{OL} =4mA	V _{CC} =最小
		74LS197		0.35	0.5		I _{OL} =8mA	V _{IL} =最大 V _{IH} =2V
I _I	输入电流（最大输入电压时）	数据、计/置			0.1	mA	V _{CC} =最大 V _I =5.5V	
		清0 时钟1			0.2			
		时钟2			0.2			
I _{IH}	输入高电平电流	数据、计/置			20	μA	V _{CC} =最大 V _I =2.7V	
		清0 时钟1			40			
		时钟2			40			
I _{IL}	输入低电平电流	数据、计/置			-0.4	mA	V _{CC} =最大 V _I =0.4V	
		清0			-0.8			
		时钟1			-2.4			
		时钟2			-1.3			

符 号	参 数 名 称		参 数 值			单位	测 试 条 件
			最小	典型	最大		
I _{OS}	短路输出电流		-15		-100	mA	V _{CC} =最大
I _{CC}	电源电流			16	27	mA	V _{CC} =最大 注
f _{max}	从时钟1	Q _A	30	40		MHz	C _L =15pF R _L =2kΩ
t _{PLH}	时钟1	Q _A		8	15	ns	
t _{PHL}				14	21		
t _{PLH}	时钟2	Q _B		12	19	ns	
t _{PHL}				23	35		
t _{PLH}	时钟2	Q _C		34	51	ns	
t _{PHL}				42	63		
t _{PLH}	时钟2	Q _D		55	78	ns	
t _{PHL}				63	95		
t _{PLH}	A、B、C、D	Q _A .Q _B .Q _C .Q _D		18	27	ns	
t _{PHL}				29	44		
t _{PLH}	置数	任意		26	39	ns	
t _{PHL}				30	45		
t _{PHL}	清零	任意		34	51	ns	

注：I_{CC}的测量条件，所有输入接地，所有输出开路

1.数据输入等效电路见附图1. Req = 25 kΩ

2.时钟输入等效电路见附图8.

输入： R1、R2、R3
时钟1 8 kΩ
时钟2 15 kΩ

3.计数/置数和清除输入等效电路见附图 9.

计数/置数：Req =17 kΩ

清 除： Req = 9.2 kΩ

4.所有输出典型线路见附图11. R= 120Ω