

一、引脚排列及性能简介

PIN 排列			PIN 描述	
A20	1	36	Vcc	A0-21 -Address input
A1	2	35	A21	CE -Chip Enable (Low Enable)
A1	3	34	Vcc	GND -Ground
8	4	33	A15	Q7 -Data In/Out
A1	5	32	A17	Vcc -Power(+5V)
A1	6	31	WE	WE -Write Enable (Low Enable)
A	7	30	A13	OE -OutputEnable (LowEnable)
A	8	29	A8	NC -No Connect
A	9	28	A9	
A	10	27	A11	
A	11	26	OE	
A	12	25	A10	
A	13	24	CE	
A	14	23	DQ7	
DQ	15	22	DQ6	
DQ	16	21	DQ5	
DQ	17	20	DQ4	
GN	18	19	DQ3	

带软件口令的非易失性存储器 OKS12A5 在引脚排列上与普通 SRAM，EEPROM 及通用 NVRAM 无异，只是它在通用 NVRAM 即由锂电池及抗干扰电路和 SRAM 组成的基础上在写信号上增加了软件锁功能。当用户要向此 SNVRAM 内存入数据时，先要打开写信号上的锁开放片内写信号，此指令为向此芯片最后一个单元写入 88 这个数（此时 88 并未真的存入此芯片的最后一个单元，这只是一个开锁指令），而当用户写完数据后，再向最后一个单元写入非 88 的数即可将写信号锁死，任凭外部干扰怎样也不能打开写信号，从而达到可靠保存数据的目的。同时原来通用 NVRAM 保存数据的功能即由监测电路监视 V_{CC}当其上下电≤4.35V 时自动拉高片内片选信号，使数据自动保护的功能此 SNVRAM 一样具备。

二、读取模式

OKS12A5 在 WE（写使能）被禁止（high）且 CE（片选）被选中（Low）并且 OE（读信号）被使能 Low 执行一次读循环 22 个地址输入线（A₀-A₂₁）指定的唯一的地址定义将要被访问。最后输入信号稳定后 8 位数数据输出驱动器将在 t_{ACC} 时序内得到有效数据。

三、写模式

要向 OKS12A5 写数据，就先要打开写信号，这就需要先发出一个向 OKS12A5 最后两个字节即最高字节写入 88 的指令。在写信号开放后，片内 SRAM 的写信号随外部写信号引脚的变化而变化，否则片内写信号被置高不能写入数据。在写信号开放后，地址输入稳定后，OKS12A5 在 WE 和 CE 信号处于激活（低电平）状态为写模式。最后出现的 CE 或 WE 下降沿将决定写循环的开始，写循环终止于 CE 或 WE 前边的上升边沿。在写循环内所有地址输入必须保持有效。在下一个循环能被初始化前，WE 写信号必须将高电平保持最少记录时间（t_{WR}）。写循环期间 OE 控制信号应当保持失效（高电平），避免总线冲突，如果输出总线已经有效（CE 和 OE 激活）则写信号可以在 t_{ODW} 时序内从下降边沿开始禁止输出。

四、数据保存模式

OKS12A5 为 Vcc 提供全部功能当 Vcc 大于 4.5 伏或 4.75 伏,写保护为 4.35 伏或 4.75 伏。当 Vcc 掉电时保存数据,没有任何附加支持电路的需要。 HK12A5 通常监视 Vcc。如果电源电压降低, RAM 自动写保护其本身。所有对 RAM 的输入变为“不接收”;所有输出为高电阻。当 Vcc 降低到大约3.0 伏时,电源转换电路将用锂电池向 RAM 供电保存数据。电压升高时,当 Vcc 升高到大约 3.0 伏时,电压转换电路将外部 Vcc 与 RAM 连接。正常 RAM 操作在 Vcc 超过 4.5 伏或 4.75 伏后能够重新开始。同时 OKS12A5 还提供了软件锁死功能,即在用户完成写入数据的操作后,只需向该芯片 最后一个单元写入一个非 88 的数,如 99, 03 等,片内 SRAM 的写信号被 锁死,不论外部写信号怎样都不能向片内存入数据,从而大大提高了芯片的可靠性。

五、出厂状态及运输

OKS12A5 从半导体出厂均保证满电量。运输及使用中的重力加速度不应超出 1.5G 否则影响寿命。

六、验收及服务

本产品验收期为1个月即自客户得到本产品后对以下各项性能指标进行验收,如果异议应在1个月内提出更换或退货。质量保证期即服务期为一年,如产品在一年内非使用问题而产生的产品质量问题并且未经使用损坏的经我公司检验认可可以给予更换。我公司拥有对以上条款的最终解释权。

七、各项指标

① 最大范围

- 各脚对地电压 -0.3~5.0V
- 储存温度 -40℃~70℃ 焊接温度
- 度 200℃不能超过 5 秒
- 操作温度 0℃~55℃ 准工业级 0℃~70℃
- 工业级-40℃~70℃

注：长期暴露在工作在以上最大范围下将影响使用周期

②推荐操作条件 (0℃to70℃)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS
Power Supply Voltage (OKS12A5)	VCC	4.5	5.0	5.5	V
Power Supply Voltage(	VCC	4.75	5.0	5.25	V
Logic l	VIH	2.2	—	Vcc	V

③直流特性 (0℃to70℃;Vcc=5V±10%)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS
Input Leakage Current for WE	I _{IL}	-10	1	10	mA
Input PARAMETER Leakage Current for CE	I _{IL}	-10	1	10	mA
Other Inputs Leakage Current	I _{IL}	-10	0	10	mA
I/O Leakage Current CE≤V _{IH} ≤Vcc	I _{IO}	-10	0	10	mA
Output Current @2.4V	I _{OH}	-1	1.5	3	mA
Output Current @0.4V	I _{OL}	0	3	5	mA
Standby Current CE=2.2V	I _{CCS1}	0.5	1	10	mA
Standby Current CE=Vcc-0.5V	I _{CCS2}	0.1	0.2	2	mA
Operating Current	I _{CCOI}	15	55	85	mA
Write Protection Voltage	V _{TP}	4.25	4.5	4.75	V

④读写电特性 (0℃to70℃;Vcc=5V±10%)

PARAMETER	SYM	OKS12A5-70		OKS12A5-85		OKS12A5-100		UNITS	NOTES
		MIN	MAX	MIN	MAX	MIN	MAX		
Read Cycle Time	t _{RC}	70	—	85	—	100	—	ns	—
Access Time	t _{ACC}	—	70	—	85	—	100	ns	—
OE to Output Valid	t _{OE}	—	35	—	45	—	50	ns	—
OE to Output Valid	t _{CO}	—	70	—	85	—	100	ns	—
OE or CE Output Active	t _{COE}	5	—	5	—	5	—	ns	5
Output High Z from Dissection	t _{OD}	—	25	—	30	—	35	ns	5
Output Hold from dress Change	t _{OH}	5	—	5	—	5	—	ns	—
Write Cycle Time	t _{WC}	70	—	85	—	100	—	ns	—
Write Pulse Width	t _{WP}	55	—	65	—	75	—	ns	3
Address Setup Time	t _{AW}	0	—	0	—	0	—	ns	—
Write Recovery Time	t _{WR1}	5	—	5	—	5	—	ns	
	t _{WR2}	15	—	15	—	15	—		
Output High Z from WE	t _{ODW}	—	25	—	30	—	35	ns	5
Output Active from WE	t _{OEw}	5	—	5	—	5	—	ns	5
Data Setup Time	t _{DS}	30	—	35	—	40	—	ns	4
Data Hold Time	t _{DH1}	0	—	0	—	0	—	ns	
	t _{DH2}	10	—	10	—	10	—		

⑤建议电源上下电时间

SYM	PARAMETER	MIN	MAX	UNITS	NOTE
t _{PD}	CE at VIH before Power-Down	10	—	μs	—
t _F	Vcc Slew from 4.5v to 0v(CE at VIH)	300	—	μs	—
t _R	Vcc Slew from 0v to 4.5v(CE at VIH)	0	20	μs	—
t _{REC}	CE WE at VIH after Power-Up	20	125	m	—

(T_A=25℃)

SYM	PARAMETER	MIN	TYP	MAX	UNITS	NOTE
t _{DR}	Expected Data Retention Time	—	10	—	years	9,10